

Cestello Per La Pulizia Di Wafer Semiconduttori In Ptfе Personalizzato, Resistente Alla Corrosione, Rack Da Laboratorio A Basso Fondo

Numero articolo: PL-CP267



introduzione

Raggiungi una purezza superiore nella produzione di semiconduttori con i nostri cestelli per la pulizia in PTFE personalizzati. Progettati per un'estrema resistenza chimica e un basso interferenza di fondo, questi rack durevoli garantiscono un'elaborazione efficiente dei wafer, un drenaggio rapido e prestazioni affidabili in ambienti di laboratorio critici ad alta purezza.

Ulteriori informazioni

Applicazione	Descrizione	Vantaggio chiave
Processo di pulizia RCA	Utilizzato durante le sequenze SC-1 e SC-2 per rimuovere residui organici e contaminanti metallici dai wafer di silicio.	Previene la re-contaminazione grazie alla superficie del materiale ultra-puro e a basso rilascio.
Incisione Piranha	Gestione dei wafer in una miscela di acido solforico e perossido di idrogeno per la rimozione della fotoresistenza.	Resistenza eccezionale agli ambienti ossidativi aggressivi senza degrado strutturale.
Immersione in acido fluoridrico	Rimozione degli strati di ossido nativo dai substrati di silicio utilizzando soluzioni HF concentrate o tamponate.	Immunità totale all'attacco HF, garantendo la sopravvivenza a lungo termine dell'attrezzatura e la purezza del processo.
Risciacquo post-CMP	Pulizia dei wafer dopo la lucidatura meccanica chimica (CMP) per rimuovere particelle di slurry e prodotti chimici.	Il drenaggio rapido e le proprietà antiaderenti prevengono l'adesione delle particelle di slurry al cestello.
Sviluppo fotolitografico	Supporto dei substrati durante lo sviluppo e la rimozione degli strati di fotoresistenza.	L'elevata stabilità dimensionale garantisce un allineamento preciso e una gestione durante i passaggi critici di litografia.
Preparazione per l'analisi di traccia	Pulizia di vetreria e contenitori utilizzati in ICP-MS e altre tecniche analitiche ad alta sensibilità.	Livelli di fondo estremamente bassi garantiscono la massima precisione nel rilevare impurità metalliche in traccia.
Lavorazione di wafer GaAs	Gestione di wafer a semiconduttore composto attraverso cicli di incisione e risciacquo specializzati.	Le strutture di supporto delicate prevengono la rottura di materiali semiconduttori composti fragili.
Pulizia ultrasonica	Funzionamento come vettore sommerso durante i cicli di pulizia acustica ad alta frequenza.	Trasmette efficientemente l'energia ultrasonica proteggendo i wafer dal contatto meccanico con la vasca.

Caratteristica	Dettagli specifiche per PL-CP267
Identificativo modello	PL-CP267
Materiale primario	PTFE vergine ad alta purezza (Politetrafluoroetilene)
Processo di produzione	100% Lavorato a CNC di precisione (Nessun residuo di stampaggio a iniezione)
Resistenza chimica	Resistenza totale a HF, H2SO4, HNO3, HCl, KOH e solventi organici
Intervallo di temperatura	-200°C a +260°C (-328°F a +500°F)

Applicazione	Descrizione	Vantaggio chiave
Caratteristica	Dettagli specifiche per PL-CP267	
Finitura superficiale	Finitura liscia, a bassa porosità per minimizzare l'intrappolamento di particelle	
Opzioni di configurazione	Completamente personalizzabile (Dimensione wafer, larghezza slot, passo slot, design maniglia)	
Compatibilità wafer	Adatto per wafer da 2", 3", 4", 6", 8" e 12" o dimensioni personalizzate	
Design drenaggio	Profili slot a fondo a V o a fondo a U disponibili per uno scorrimento ottimizzato del fluido	
Livelli di fondo	Specificamente trattato per requisiti di impurità metallica sub-ppb	